

MODUL VI

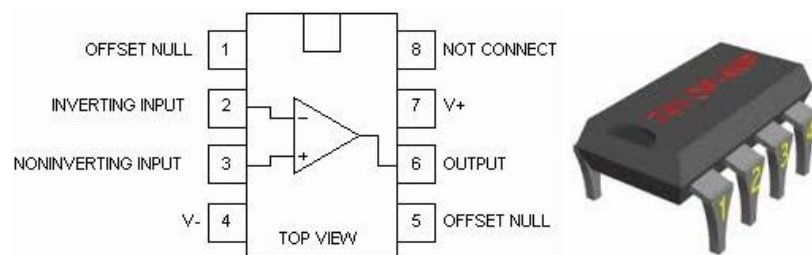
RANGKAIAN KOMPARATOR

6.1 Tujuan Praktikum

- a. Mahasiswa mengetahui karakteristik rangkaian komparator ZCD dan VLD sebagai aplikasi dari rangkaian OP AMP.
- b. Mahasiswa dapat merangkai rangkaian komparator ZCD dan VLD sebagai aplikasi dari rangkaian OP AMP.
- c. Mahasiswa dapat menganalisis karakteristik rangkaian komparator ZCD dan VLD sebagai aplikasi dari rangkaian OP AMP.

6.2. Dasar Teori

Operational Amplifier atau disingkat Op-Amp merupakan salah satu komponen analog yang populer digunakan dalam berbagai aplikasi rangkaian elektronika. Aplikasi op-am populer yang paling sering dibuat antara lain adalah rangkaian amplifier, inverter, non-inverter, integrator dan differensiator. Pada pokok bahasan kali ini akan dijelaskan aplikasi op-amp yang paling dasar, yaitu sebagai pembanding tegangan (komparator). Berikut merupakan bentuk fisik dan karakteristik IC LM 741 yang merupakan salah satu IC Op-Amp.



Gambar 6.1 Konfigurasi IC LM 741

Keterangan Pin IC:

Pin 1 = Offset Null

Pin 2 = input negatif

Pin 3 = input positif

Pin 4 = V- (GND)

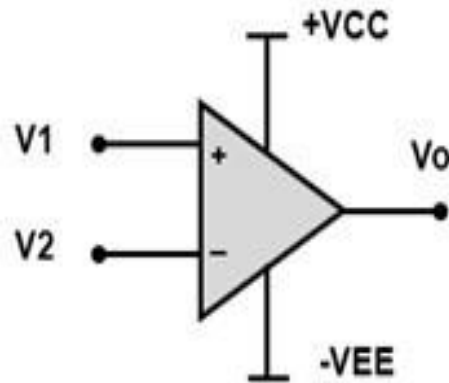
Pin 5 = Offset Null

Pin 6 = output

Pin 7 = V+ (VCC)

Pin 8 = Not connect

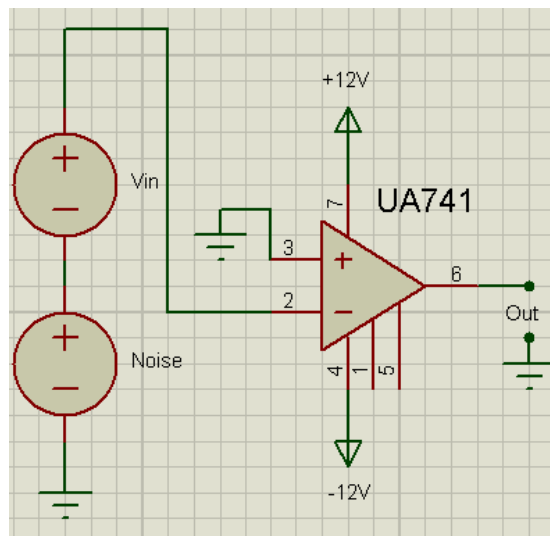
Komparator merupakan rangkaian elektronik yang berfungsi untuk membandingkan suatu input dengan referensi tertentu untuk menghasilkan output berupa dua nilai (high dan low). Suatu komparator mempunyai dua masukan yang terdiri dari tegangan acuan (V_{ref}) dan tegangan masukan (V_{in}) serta satu tegangan output (V_{out}). Secara umum rangkaian dasar komparator ditunjukkan pada gambar berikut.



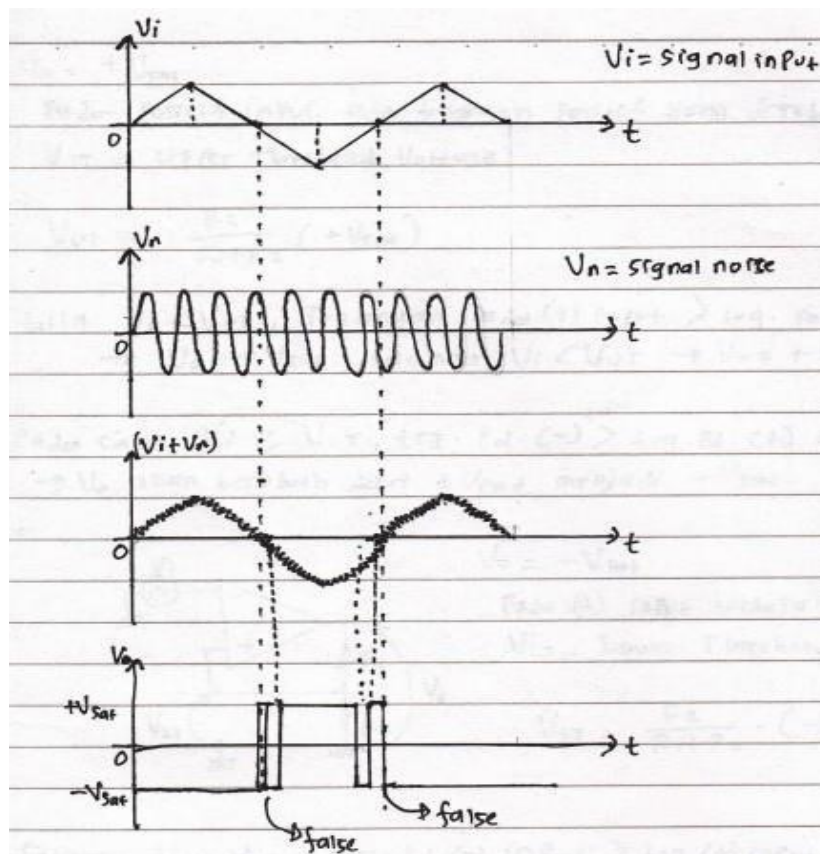
Gambar 6.2 Konfigurasi Op-Amp

Pada gambar di atas, V_1 sebagai sinyal input positif ($+V_{in}$) dan V_2 sebagai sinyal input negatif ($-V_{in}$). Prinsip kerja rangkaian komparator adalah membandingkan amplitudo dua buah sinyal input, yaitu $+V_{in}$ dan $-V_{in}$ masing-masing menyatakan amplitudo sinyal input non-inverting dan input inverting. Output yang dihasilkan adalah tegangan saturasi dari op-amp itu sendiri. Tegangan output ini bisa negatif ($-V_{sat}$) dan bisa juga positif ($+V_{sat}$), tergantung pada sinyal input yang diberikan dan besarnya V_{sat} adalah 90% dari supply pada Op-Amp tersebut. Sehingga **jika $+V_{in}$ lebih besar atau sama dengan $-V_{in}$ maka V_o adalah $+V_{sat}$, dan jika $+V_{in}$ lebih kecil daripada $-V_{in}$ maka V_o adalah $-V_{sat}$.**

Apabila suatu sinyal input terdapat noise maka sinyal output akan terjadi false, seperti ditunjukkan pada gambar berikut.



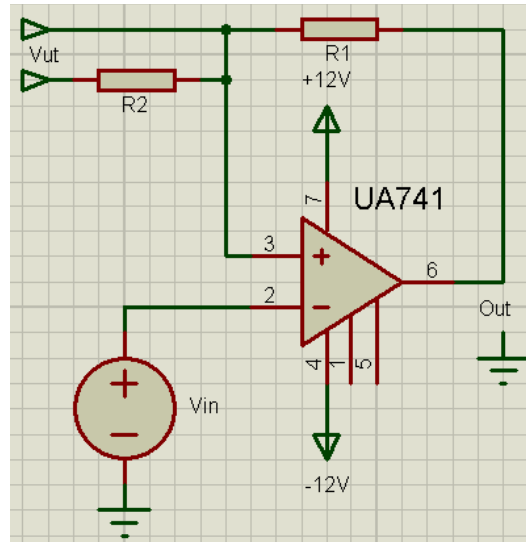
Gambar 6.3 Rangkaian Komparator



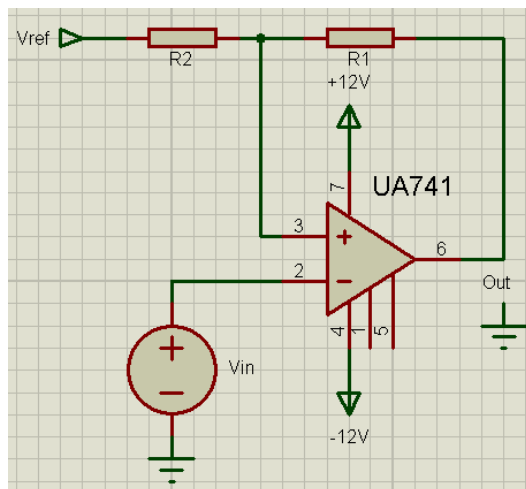
Gambar 6.4 Karakteristik Sinyal

Untuk menghilangkan false tersebut maka digunakan rangkaian komparator dengan positif feedback (hysteresis). Rangkaian ini ada 2 jenis

yaitu Zero Crossing Detektor (ZCD) dan Voltage Level Detektor (VLD). Berikut adalah gambar rangkaiannya.



Gambar 6.5 Contoh Rangkaian Zero Crossing Detektor (ZCD)



Gambar 6.6 Contoh Rangkaian Voltage Level Detektor (VLD)

Pada rangkaian tersebut, sinyal yang dibandingkan adalah V_{in} dengan pembagi tegangan balik dari output (V_{sat}). Pembagi tegangan balik ini disebut dengan Upper Threshold Voltage (V_{ut}) jika V_{sat} positif dan Lower Threshold Voltage (V_{lt}) jika V_{sat} negatif. Untuk mencari V_{ut} atau V_{lt} adalah sebagai berikut.

$$V_{UT} = \frac{R_2}{R_1 + R_2} \times (+V_{sat}) \quad V_{LT} = \frac{R_2}{R_1 + R_2} \times (-V_{sat})$$

Gambar 6.7 Rumus Inverting ZCD

$$V_{UT} = \frac{+V_{sat}}{n} \qquad V_{UT} = \frac{+V_{sat}}{n}$$

Gambar 6.8 Rumus Non-Inverting ZCD

$$V_{UT} = \frac{n}{n+1} V_{ref} + \frac{V_{sat}}{n+1}$$
$$V_{LT} = \frac{n}{n+1} V_{ref} - \frac{V_{sat}}{n+1}$$

Gambar 6.9 Rumus Inverting VLD

$$V_i > V_{UT} \rightarrow V_o = -V_{sat}$$

$$V_i < V_{LT} \rightarrow V_o = +V_{sat}$$

$$V_{LT} < V_i < V_{UT} \rightarrow V_o = \pm V_{sat}$$

Gambar 6.10 Karakteristik input output inverting

$$V_{UT} = \frac{n+1}{n} V_{ref} + \frac{V_{sat}}{n}$$
$$V_{LT} = \frac{n+1}{n} V_{ref} - \frac{V_{sat}}{n}$$

Gambar 6.11 Rumus Non-Inverting VLD

$$V_i > V_{UT} \rightarrow V_o = +V_{sat}$$

$$V_i < V_{LT} \rightarrow V_o = -V_{sat}$$

$$V_{LT} < V_i < V_{UT} \rightarrow V_o = \pm V_{sat}$$

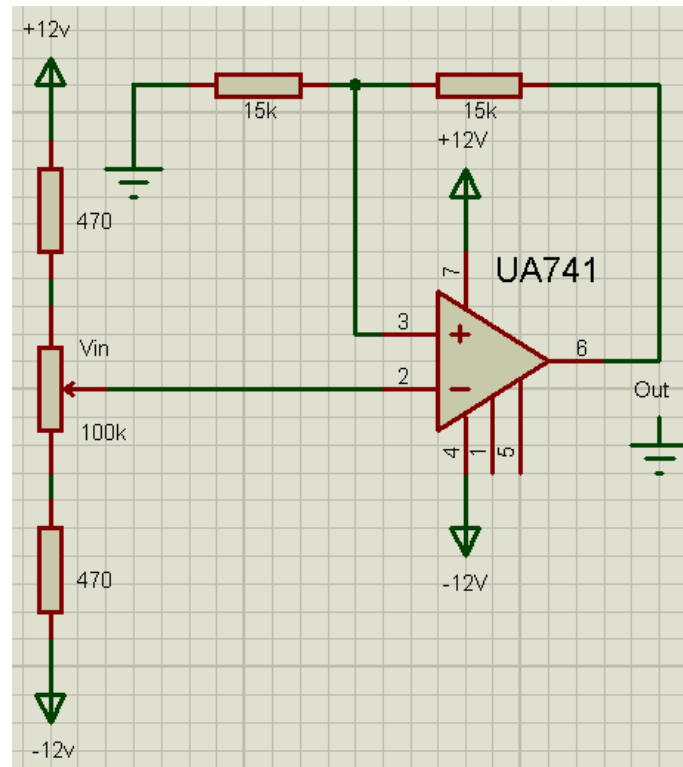
Gambar 6.12 Karakteristik input output non-inverting

6.3. Alat dan bahan

- Modul Praktikum dan kit modul 6
- Power Supply
- AVO meter
- Obeng negatif kecil

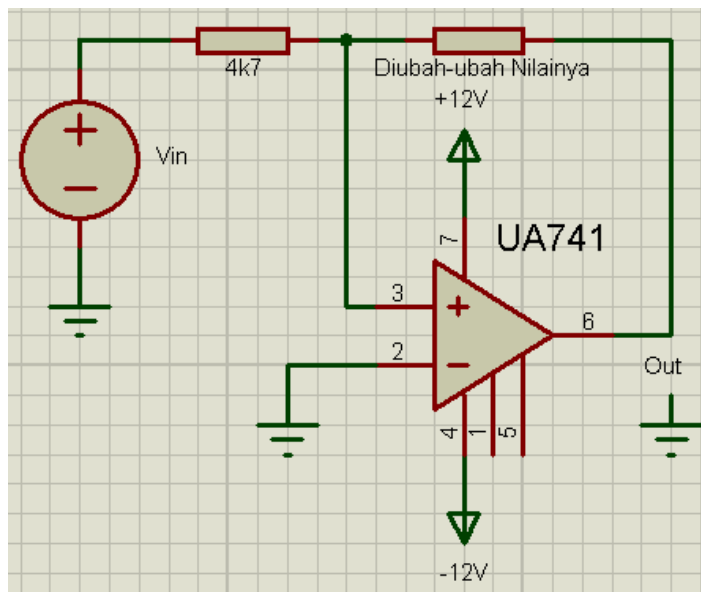
6.4. Rangkaian Percobaan

a. Percobaan pertama (Inverting ZCD)



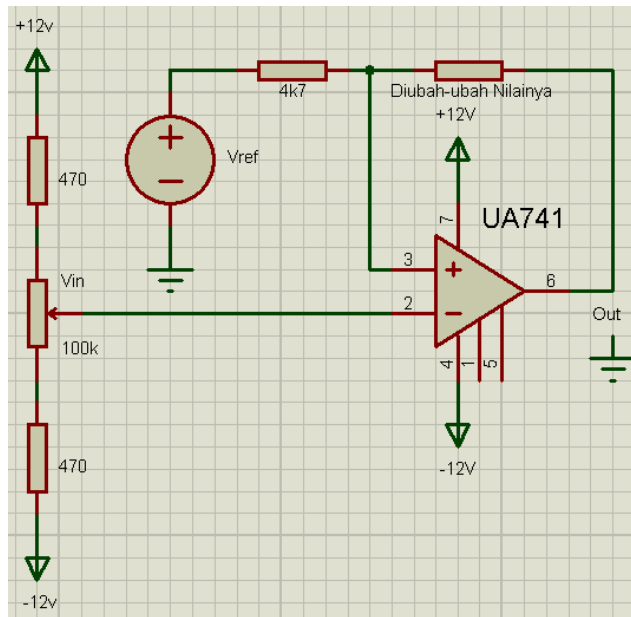
Gambar 6.13 Rangkaian Percobaan Inverting ZCD dengan Hysteresis

b. Percobaan kedua (Non-Inverting ZCD)



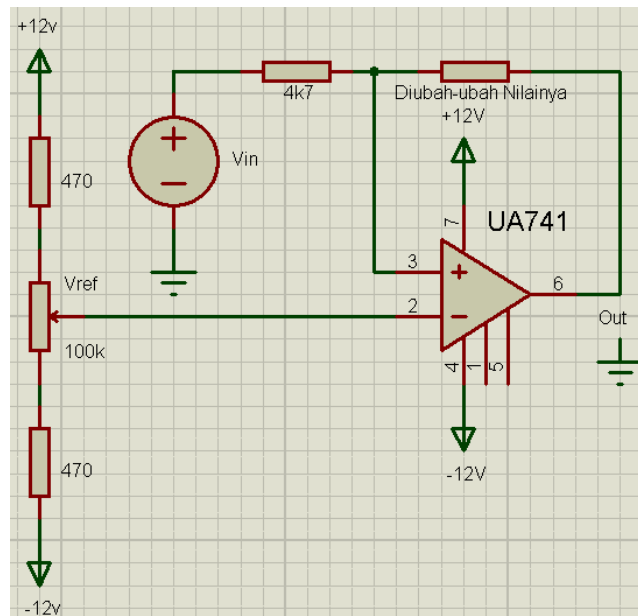
Gambar 6.14 Rangkaian Percobaan Non-Inverting ZCD dengan Hysteresis

c. Percobaan ketiga (Inverting VLD)



Gambar 6.15 Rangkaian Percobaan Inverting VLD dengan Hysterisis

d. Percobaan keempat (Non-Inverting VLD)



Gambar 6.16 Rangkaian Percobaan Non-Inverting VLD dengan Hysterisis

6.5. Tugas Modul

1. Gambarkan karakteristik input output dari rangkaian komparator pada tiap percobaan! (Berikan penjelasan singkat).